



UNIVERSITÀ  
degli STUDI  
di CATANIA

AREA DELLA DIDATTICA  
Ufficio Borse di studio



Ministero dell'Università e della Ricerca

UNIVERSITÀ DEGLI STUDI DI CATANIA Protocollo Generale
19/05/2023
Prot. 144316..... Tit. III Cl. 12
Rep. Decreti 2030.....

## UNIVERSITÀ DEGLI STUDI DI CATANIA

### IL RETTORE

UNIVERSITÀ DEGLI STUDI DI CATANIA Protocollo Generale - Albo Ufficiale
Albo n. 815..... Prot. 144401.
Il presente documento è stato affisso all'Albo Ufficiale d'Ateneo dal 19/05/23 al 14/06/23.
Il Responsabile

- Visto il vigente Statuto d'Ateneo;
- vista la legge n. 398 del 30.11.1989, concernente norme in materia di borse di studio universitarie;
- vista la legge n. 210 del 3 luglio 1998 ed in particolare l'art. 4, comma 3, in cui è disposto che alle borse di studio conferite dalle Università per attività di ricerca post laurea si applicano le disposizioni di cui all'articolo 6, commi 6 e 7, della legge n. 398 del 30 novembre 1989;
- visto l'art. 47 del TUIR e l'art. 4 della legge n. 476 del 13.08.1984;
- visto l'art. 2 del decreto interministeriale del 13.04.1990;
- Vista la legge n. 240 del 30 dicembre 2010 e successive modifiche ed integrazioni;
- visti i D.R. n. 4316 del 11.10.2011 e n. 4858 del 12.12.2012 con i quali è stato emanato, e successivamente modificato, il regolamento per il conferimento delle borse di studio, ai sensi della legge n. 240 del 30.12.2010 e successive modifiche ed integrazioni;
- Vista la delibera del 12.04.2023 del Dipartimento di Ingegneria Elettrica, Elettronica e Informatica, con la quale il Consiglio del medesimo dipartimento ha approvato la richiesta di attivazione di n. una borsa di studio della durata di 3 mesi e dell'importo di euro 3.000,00 (euro tremila/00), per studenti dell'Università degli Studi di Catania iscritti al corso di laurea magistrale in Ingegneria Informatica (LM-32), interessati a partecipare all'attività, in corso di svolgimento, nell'ambito della tematica *Analisi e documentazione di software per applicazioni ferroviarie in accordo con la normativa CENELEC EN 50128*, relativa al progetto di ricerca "Specificazione progettazione e realizzazione di componenti HW e SW per Sistemi Embedded" con riferimento a Specifica Tecnica RFI "Fornitura di uno stack protocollare TCP/IP per architetture ARM e realizzazione di driver e di un'ambiente di test per architetture Intel x86/64" nell'ambito dell'Accordo Quadro dei "Sistemi Embedded per applicazioni ferroviarie" tramite Rubrica DAC n. 201/2021- CIG: 8274991299, da svolgersi presso il Dipartimento di Ingegneria Elettrica, Elettronica e Informatica, approvando nel contempo l'allegato bando;
- accertata la copertura finanziaria da parte della struttura proponente, giusta nota istruttoria n. 139 del 04.05.2023, prot. 137296 del 05.05.2023;
- visto il decreto del Ministero dell'Istruzione, dell'Università e della Ricerca n. 800 del 19.09.2019, assunto al protocollo di Ateneo n. 13798 in pari data, con il quale il Prof. Francesco Priolo è stato nominato Rettore dell'Università degli Studi di Catania per sei anni a decorrere dalla data dello stesso decreto;
- visto il D.D. n. 5 del 07.01.2020;

### DECRETA

L'Università degli Studi di Catania bandisce un concorso, per titoli e colloquio, per il conferimento di n. una borsa di studio della durata di 3 mesi e dell'importo di euro 3.000,00 (euro tremila/00), per studenti dell'Università degli Studi di Catania iscritti al corso di laurea magistrale in Ingegneria Informatica (LM-32), interessati a partecipare all'attività, in corso di svolgimento, nell'ambito della tematica *Analisi e documentazione di software per applicazioni ferroviarie in accordo con la normativa CENELEC EN 50128*, relativa al progetto di ricerca "Specificazione progettazione e realizzazione di



UNIVERSITÀ  
degli STUDI  
di CATANIA

AREA DELLA DIDATTICA  
Ufficio Borse di studio



Ministero dell'Università e della Ricerca

componenti HW e SW per Sistemi Embedded” con riferimento a Specifica Tecnica RFI “Fornitura di uno stack protocollare TCP/IP per architetture ARM e realizzazione di driver e di un’ambiente di test per architetture Intel x86/64” nell’ambito dell’Accordo Quadro dei “Sistemi Embedded per applicazioni ferroviarie” tramite Rubrica DAC n. 201/2021– CIG: 8274991299, da svolgersi presso il Dipartimento di Ingegneria Elettrica, Elettronica e Informatica.

Catania, 19/05/2023

Prof. Francesco Priolo

*IZ/TNP*